

Diseño de módulo didáctico de un convertidor reductor (*Buck*) para la enseñanza de los sistemas de control y la electrónica de potencia

Martín A. Berger^{a,b,*}, Brian Flech^{a,b}, Cesar E. Rebak^{a,b}, Rubén O. Núñez^{a,b,c}, Gabriel Y. Aguirre^{a,b},
Fernando Botterón^{a,b,c}

^a Facultad de Ingeniería, Universidad Nacional de Misiones (UNaM), Oberá, Misiones, Argentina.

^b GID-IE, FI-UNaM, Oberá, Misiones, Argentina.

^c IMAM – CONICET-UNaM

e-mails: martinberger090@gmail.com, brianflech@gmail.com, imanufiounam@gmail.com,
ruben.nunez@fio.unam.edu.ar, gabrielaguirre@fio.unam.edu.ar, botteron@fio.unam.edu.ar

Resumen

Se presenta el diseño de control de la tensión de salida de un convertidor electrónico de CC-CC del tipo reductor (*Buck*) de tensión de baja potencia, mediante un controlador digital proporcional-integral (PI). Este diseño es implementado en un convertidor desarrollado para fines didácticos para su utilización en materias relacionadas con las carreras de ingeniería electrónica y en computación de la Facultad de Ingeniería de la UNaM. El objetivo principal del diseño presentado en este trabajo, es el de regular la tensión CC de salida del convertidor a un valor deseado con error de régimen permanente nulo, y que, a la vez, cumpla con determinadas especificaciones de desempeño transitorio ante perturbaciones exógenas, tales como variaciones de carga o de la tensión de entrada al convertidor. Para el diseño del controlador se utilizó el método del lugar geométrico de las raíces. El desempeño del controlador propuesto fue validado y verificado mediante simulación numérica y experimentalmente, utilizando un controlador digital de señales (DSC).

Palabras Clave – Convertidor CC-CC, Convertidor reductor de tensión, Control proporcional integral, Modelado de convertidores, Controlador Digital de Señal (DSC).

1. Introducción

En el presente trabajo se implementan controladores digitales utilizando un Controlador Digital de Señales (DSC, del inglés), para controlar la tensión de salida de un prototipo de convertidor *buck* o reductor de tensión, el cual será utilizado como módulo didáctico para la enseñanza de los sistemas de control sobre convertidores de tensión utilizando conceptos de Electrónica de Potencia, Análisis de Circuitos y Dispositivos Electrónicos.

Por otra parte, la asignatura Sistemas de Control, debe ser acompañada por la resolución de problemas de ingeniería y la realización práctica de sistemas reales a escala de laboratorio, con el objetivo de consolidar los conocimientos que se ofrecen en las clases teóricas. Esta metodología de enseñanza, es una forma de motivar a los alumnos y que los mismos logren las competencias establecidas por la cátedra. Debido a esto, se desarrollan módulos didácticos que permiten interactuar directamente con los sistemas, con el objetivo de facilitar la comprensión de los sistemas

de control y permiten la aplicación real de los conceptos adquiridos en el aula de manera acelerada, con lo cual el alumno puede reafirmar sus conocimientos teóricos aplicándolos en la práctica [1].

La implementación de nuevas estrategias pedagógicas para la enseñanza de la ingeniería es el resultado de la discusión entre los roles profesor-estudiante y la necesidad de incorporar métodos de aprendizaje activos en los procesos de formación. En los procesos formativos las herramientas didácticas constituyen un recurso útil para fortalecer el aprendizaje. Estas proveen y contienen elementos que ayudan al estudiante a entender, aprender y adquirir habilidades y destrezas de manera efectiva [2]. Es por ello que se desarrolla el controlador de tensión el cual formará parte de un módulo didáctico para la asignatura de Sistemas de Control, dicho diseño tiene por objetivo cumplir ciertas especificaciones de desempeño tanto transitorio como estacionario, y ser un punto de comparación para el análisis del comportamiento del sistema.

2. Descripción del convertidor

Los convertidores de CC-CC se consideran circuitos electrónicos de potencia que se usan para convertir un valor de tensión de corriente continua no regulado en otro valor deseado de continua de salida. El convertidor reductor o convertidor *buck*, como su nombre lo indica, es un convertidor que produce un valor de tensión media en la salida menor que el valor de tensión de entrada. En la Fig. 1 se muestra un esquema básico de este convertidor, el cual se compone de dos dispositivos semiconductores llave (*S*) y diodo (*D*), y dos elementos pasivos, un inductor (*L*) y un capacitor (*C*).

Los diferentes niveles de tensión en la salida de estos convertidores pueden obtenerse mediante el control de los tiempos de encendido y apagado de la llave electrónica, a una frecuencia constante, este método se llama modulación por ancho de pulso (*pulse-width modulation*, PWM). Esta señal PWM es obtenida mediante la comparación entre una tensión de control ($v_{control}$) y una forma de onda periódica como el diente de sierra (v_{sierra}) que se muestra en la Fig. 1.b) y de la cual puede deducirse que esta última señal establece la frecuencia de conmutación de la llave.

La relación o ciclo de trabajo (*D*) de la llave define la proporción de la tensión de entrada obtenida a la salida del convertidor y puede calcularse mediante la razón entre el tiempo de encendido de la llave respecto a su periodo de funcionamiento o la razón del cociente entre $v_{control}$ y v_{sierra} , como se aprecia en la (1) [3].

$$D = \frac{t_{enc}}{T_s} = \frac{v_{control}}{v_{sierra}}, \quad (1)$$

donde t_{enc} es el tiempo de encendido, T_s es el periodo de la señal PWM.

Si se considera la expresión de *D*, la tensión media de salida puede representarse mediante la siguiente ecuación:

$$V_s = DV_e \quad (2)$$

Si se reemplaza (1) en (2) se obtiene la expresión de la tensión de salida en función de las tensiones de control, de sierra y de entrada, como se muestra en la siguiente ecuación:

$$V_s = \frac{V_{control}}{V_{sierra}} V_e = \frac{V_e}{V_{sierra}} v_{control} = k v_{control} \quad (3)$$

donde k es la constante de ganancia de la señal PWM o señal de comando de la llave S . Puede concluirse de la (3), que la tensión media de salida, V_s , varía linealmente con la tensión de control [3]. Esto se esquematiza en la en la Fig. 1 b).

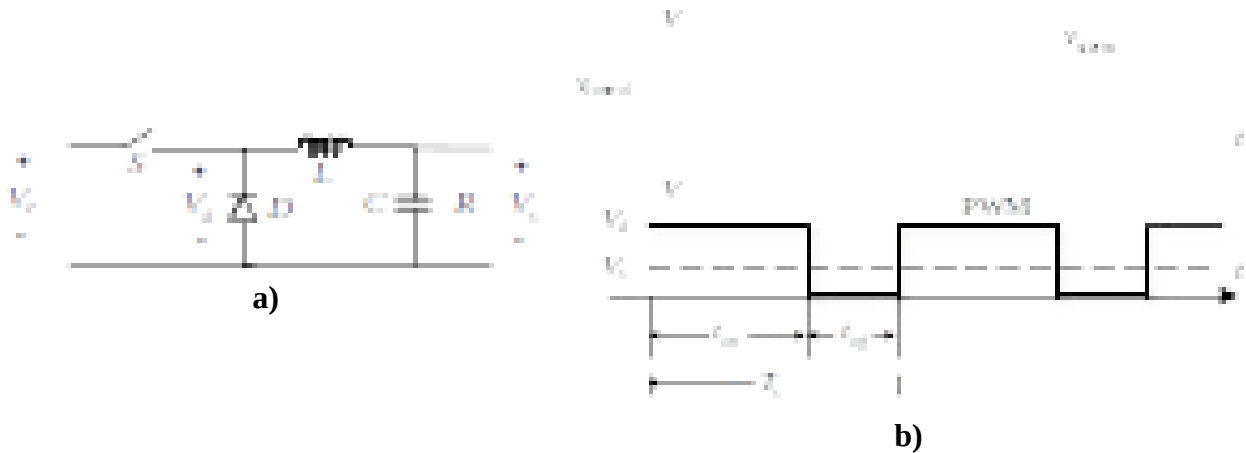


Fig. 1. Convertidor reductor de CC-CC [1].

2.1. Funcionamiento del convertidor en modo de conducción continua

En este trabajo el funcionamiento del convertidor es caracterizado por el modo de operación continua, en el cual la corriente en el inductor fluye de forma continua [$i_L(t) > 0$].

En la Fig. 2 se esquematizan los dos posibles estados de conducción del convertidor en función de los estados de la llave S , presentado en el esquema de la Fig. 1. a). En la Fig. 2.a) se presenta el caso en el que S se encuentra cerrada en un tiempo de duración t_{enc} , en este estado el convertidor conduce corriente y el diodo se polariza inversamente, esto resulta en una tensión positiva v_L a través del inductor, lo que causa un aumento lineal en la corriente del mismo, en consecuencia, la energía fluye desde la fuente V_e hacia el resto de los componentes. En la Fig. 2.b) se presenta el caso en el que la llave se encuentra abierta, en un tiempo de duración t_{off} , por lo que la corriente i_L continúa fluyendo a través del diodo, debido a la energía almacenada en el inductor en el estado anterior [3].



a)

Fig. 2. Estados del circuito de un convertidor reductor a) interruptor encendido; b) interruptor apagado [2].

3. Modelado de la planta

3.1. Modelo de tiempo continuo

En la Fig. 3 se presenta el circuito eléctrico del convertidor reductor de tensión (*buck*), en el cual son considerados los elementos de pérdidas del filtro (*LC*) de salida mediante las resistencias equivalentes serie del inductor *L* y del capacitor *C*. En el presente análisis se desprecia la caída de tensión directa en el diodo *y*, debido a que la fuente de tensión de entrada tiene una resistencia interna muy baja es considerada como una fuente de tensión ideal.

Si se considera que la tensión de entrada al convertidor es constante en un periodo de conmutación, su planta puede modelarse a través de la función de transferencia (FT) lineal e invariante en el tiempo, de la salida respecto a la entrada dado por el cociente entre la transformada de Laplace de $V_e(s)$ y de $V_s(s)$, como se aprecia en (4).

$$G_p(s) = \frac{V_s(s)}{V_e(s)} \quad (4)$$

Si se definen las impedancias de cada componente del esquema del convertidor mostrado en la Fig. 3, como se aprecia en (5), puede obtenerse la función de transferencia de la planta como se indica en (6).

$$Z_L = sL + r_L; Z_c = \frac{1}{sC} + r_c; Z_R = R \quad (5)$$

$$G_p(s) = \frac{V_s}{V_L + V_s} = \frac{I_s Z_R}{I_1 Z_L + I_s Z_R} \quad (6)$$

Si se sustituyen las ecuaciones de (5) puede llegarse a la expresión genérica (7) y numérica (8) del modelo matemático de la planta:

$$G_p(s) = \frac{1}{\left(\frac{1}{R} + \frac{Cs}{Cr_c s + 1} \right) (r_L + Ls) + 1} \quad (7)$$

$$G_p(s) = \frac{818,31(s + 8004)}{s^2 + 3598s + 7,592 \times 10^6} \quad (8)$$

Como puede observarse en (8), la función de transferencia obtenida, se caracteriza por presentar una ganancia K_s de 818,31 un cero en $s = -8004$ y un par de polos complejos conjugados en $p_{1,2} = -1799,12 \pm j2086,95$

Tabla 1. Parámetros del convertidor

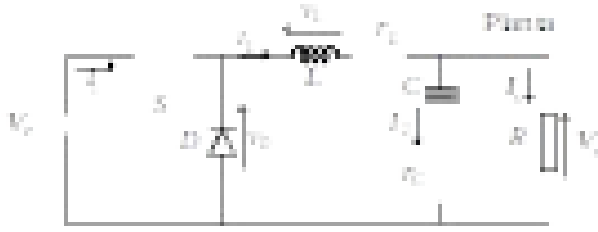


Fig. 3: Esquema simplificado del convertidor.

Parámetros	Valor
Tensión de Entrada, V_e	12 V
Tensión de Salida, V_s	5 V
Corriente de Salida, I_o	5 A
Inductancia, L	150 μ H
Resistencia serie del inductor, r_L	0,35 \pm 10%
Capacidad de Salida, C_o	961 μ F
Resistencia serie del capacitor, r_C	0,13 Ω
Frecuencia de Conmutación, f_{sw}	50 kHz
Frecuencia de Muestreo, f_m	50 kHz
Resistencia de Carga, R_1 y R_2	2,2 Ω

3.2. Modelo en tiempo discreto

Para implementar el control digital de la tensión de salida del convertidor en un dispositivo programable, es necesario determinar el modelo del mismo en el dominio de tiempo discreto. Luego, a partir de este modelo, se puede diseñar un controlador o estrategia de control digital, cuya forma final sea realizable en el dispositivo digital seleccionado.

Dicho modelo puede obtenerse a partir de la función de transferencia de la planta representada en (8), utilizando un muestreador ideal y un retenedor de orden cero. Para obtener una adecuada representación de la dinámica de la planta en el dominio de tiempo discreto, resulta necesario definir una frecuencia de muestreo en función de las dinámicas dominantes de la planta, las cuales pueden definirse a partir de su respuesta al escalón o de su respuesta en frecuencia en lazo abierto.

El ancho de banda de este convertidor en lazo cerrado sin compensador (BW_{sc}) resulta igual a $6,68 \times 10^3$ rad/s. La regla presentada en [4] indica que un valor adecuado de la frecuencia de muestreo que garantiza un buen rechazo de perturbaciones puede obtenerse a partir de la (9):

$$\omega_m = 40 \times BW_{sc} = 267,2 \times 10^3 \text{ rad/s} \quad (9)$$

Expresando la anterior en Hz se obtiene la siguiente:

$$f_m = 42,5 \text{ kHz} \rightarrow f_m = 50 \text{ kHz} \quad (10)$$

Se realiza la aproximación a 50 kHz para trabajar con valores enteros de los contadores en el procesador digital de señales. Una vez determinada la frecuencia de muestreo, puede obtenerse la función de transferencia muestreada de la planta en la cual se considera un atraso de transporte de un periodo de muestreo, para tener en cuenta la demora de la implementación digital y la actualización de la acción de control.

Para realizar el diseño del controlador debe obtenerse la función de transferencia de lazo abierto que tenga en cuenta la ganancia del actuador y del sensor, como se esquematiza en la Fig. 4, en el cual se muestra el diagrama de bloques del sistema de control que se implementa en el DSC.

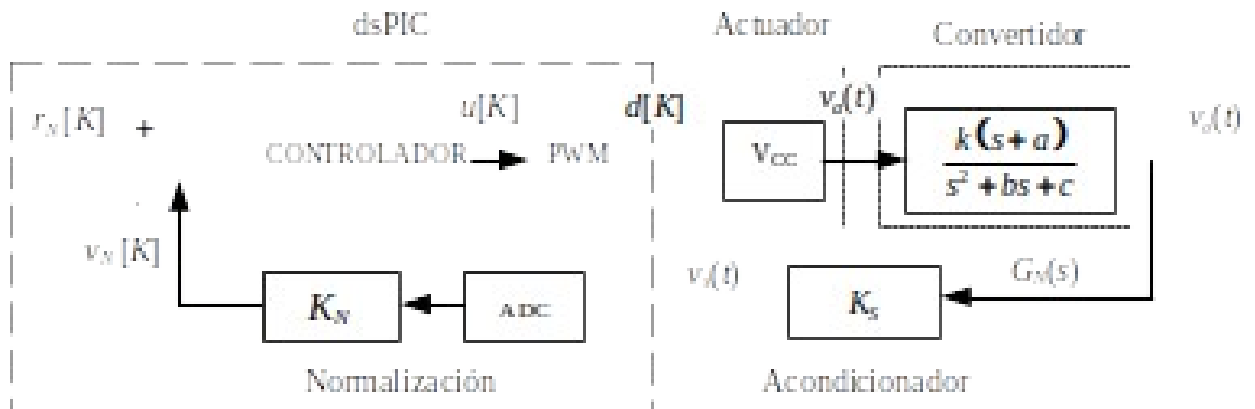


Fig. 4. Diagrama de bloques del sistema en lazo cerrado.

A continuación, se presenta un detalle de la conversión analógico digital (ADC) realizada en el DSC junto a la normalización de la variable tensión, la cual es representada en formato Q12.

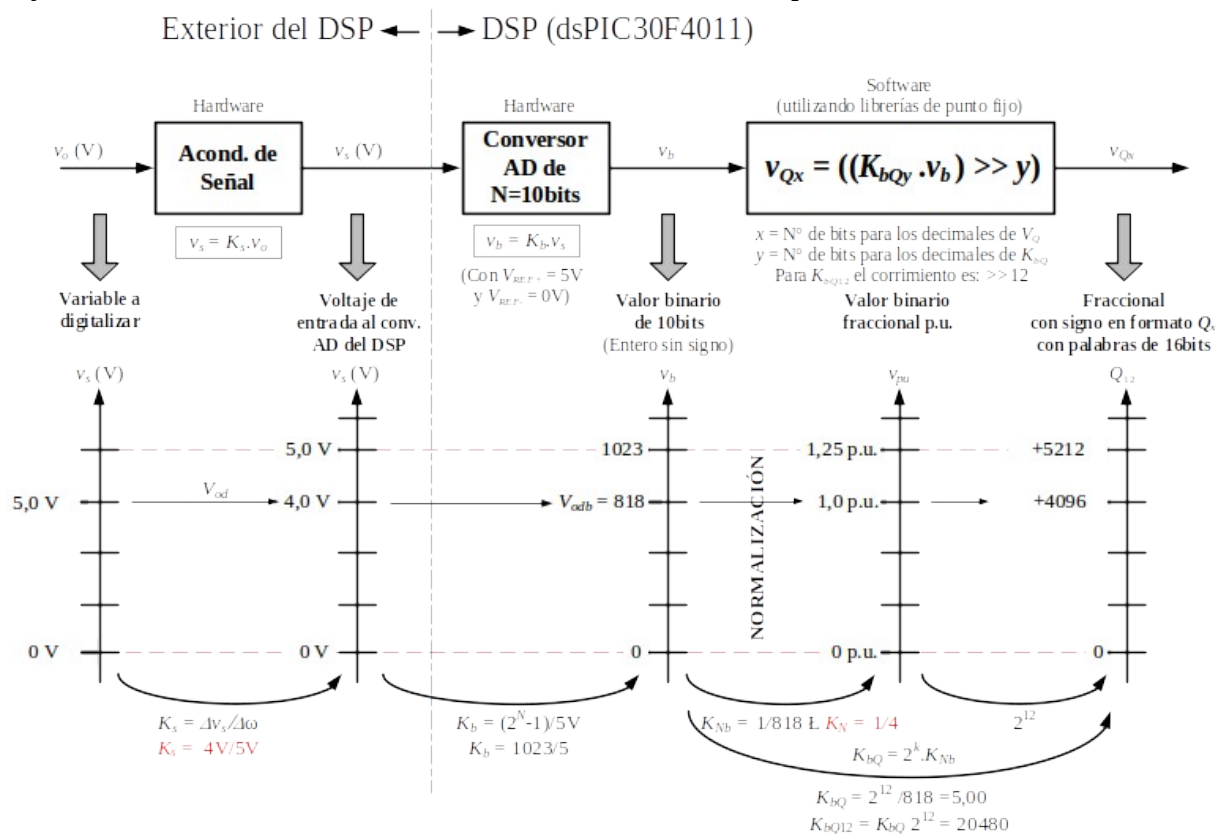


Fig. 5. Detalle de la conversión ADC y la normalización de la tensión de salida del convertidor.

En la Fig. 5 puede apreciarse que la variable a digitalizar es la tensión de salida del convertidor v_o [V], la cual, luego de pasar por un acondicionador se obtiene la variable v_s [V]. El valor de v_s debe estar comprendido en el rango de tensión admisible del convertidor analógico digital del DSC, entre 0 y 5 V. Luego de realizarse la conversión analógica a digital se obtiene un valor binario de 10 bits, el cual es normalizado con respecto a un valor base (4 V), y que finalmente es representado en

$$G_{LASC}(s) = \frac{1963,9(s + 8004)}{(s^2 + 3598s + 7,592 \cdot 10^6)} \quad (12)$$

Para obtener la representación en tiempo discreto de la (12) puede muestrearse el mismo con un muestreador ideal y un retenedor de orden cero a una frecuencia f_m , lo cual resulta en la siguiente función de transferencia en el dominio del plano z:

$$G_{LASC D}(z) = \frac{0,040949z - 0,8519}{z^2 - 1,928z + 0,9306} \quad (13)$$

Para tener en cuenta el atraso de la implementación digital, puede agregarse a la expresión anterior un polo en el origen del plano z, el cual representa el atraso de un periodo de muestreo T . Haciendo esto se tiene la siguiente expresión de la función de transferencia discreta de lazo abierto de la planta.

$$G_{LASC D}(z) = \frac{0,040949z - 0,8519}{z(z^2 - 1,928z + 0,9306)} \quad (14)$$

4. Control de la Tensión de Salida del Convertidor

4.1. Diseño del controlador de tensión

Dado que la función de transferencia de lazo abierto dada en (14) es de tipo cero por no poseer un polo en $z = 1$ [4], es necesario incorporar este polo para poder obtener error de posición igual a cero para entrada en escalón. En este sentido, se propone utilizar un controlador proporcional-integral (PI) el cual presenta la siguiente función de transferencia en el plano z:

$$G_{PI}(z) = \frac{U(z)}{E(z)} = K_{PI} \frac{(z - a)}{(z - 1)} \quad (15)$$

Para realizar el diseño, se utiliza el método del lugar geométrico de las raíces (LGR) y como punto de partida se plantean las especificaciones de desempeño transitorio, dadas por: margen de sobrepaso de la respuesta al escalón, $M_p \leq 1\%$ y tiempo de asentamiento de dicha respuesta, $t_s \approx 2$ ms. A partir de esto se determinan los polos deseados en el plano s (s_{1-2}).

Siendo σ () el factor de amortiguamiento de los polos (16), y ξ () el coeficiente de amortiguamiento relativo, relacionado con el margen de sobrepaso (M_p).

$$\sigma = \frac{4,5}{t_s} = \frac{4,5}{0,002s} = 2250 / s \quad (16)$$

$$\xi = \sqrt{\frac{\log(M_p)^2}{\pi^2 + \log(M_p)^2}} = 0,8261 \quad (17)$$

La frecuencia natural y amortiguada están dadas por la (18) y (19), respectivamente.

$$\omega_n = \frac{\sigma}{\xi} = 2723,69 \quad (18)$$

$$\omega_d = \omega_n \sqrt{1 - \xi^2} = 1534,92 \quad (19)$$

Para garantizar el M_p se adopta una frecuencia amortiguada menor, $\omega_d = 1400$.

Para hallar los polos deseados se utiliza la (20), si se reemplaza “ ” y “ ω_d ” se obtiene los siguientes los polos en dominio de la frecuencia (s).

$$s_{1,2} = -\sigma \pm j\omega_d \rightarrow s_{1,2} = -2250 \pm j1400 \quad (20)$$

Con el objetivo de aplicar el LGR, el siguiente paso es obtener los valores de los polos deseados en el dominio discreto mediante la (21).

$$z_{1,2} = e^{T s_{1,2}} = 0,9556 \pm j0,0268 \quad (21)$$

Para determinar la posición del cero del PI, puede utilizarse la condición de ángulo [3], para ello se realiza un bosquejo de la configuración de polos y ceros conformados por las singularidades de la FT del sistema a lazo abierto sin compensador (LASC) del PI y de los polos deseados, como puede apreciarse en la Fig. 7.

Al aplicar la condición de fase, se tiene:

$$\theta_1 + \theta_a - \phi_0 - \phi_1 - \phi_2 = 0 \quad (22)$$

Sustituyendo valores en el gráfico y mediante la (22) se obtiene el valor del aporte de fase con el que debe contribuir el cero del PI, como se calcula en (23), y a partir de este puede determinarse la posición del mismo (24).

$$\theta_a = (0 - 14,46^\circ + 1,6^\circ + 238,72^\circ + 96,97^\circ + 148,9^\circ) - 360^\circ = 111,73^\circ \quad (23)$$

$$a = \text{Re}(z_1) + \frac{\text{Im}(z_1)}{\tan^{-1}(180 - \theta_a)} = 0,9663 \quad (24)$$

Mediante la condición de modulo, en (5), se obtiene el valor de la ganancia del PI:

$$K_{PI} = \frac{|z_1 - p_0| |z_1 - p_1| |z_1 - p_2| |z_1 - p_3|}{K_s |z_1 - c_p| |z_1 - z_a|} = 0,41758 \quad (25)$$

Reemplazando los valores de la ganancia y la posición del cero en la ecuación (15), se obtiene la expresión de FT del controlador Proporcional-Integrador (PI) en (26).

$$G_c(z) = 0,41758 \cdot \frac{(z - 0,9663)}{(z - 1)} \quad (26)$$

Posteriormente se hace un reajuste mediante software de simulación numérica Matlab, para mejorar la respuesta del sistema a lazo cerrado, tanto el sobrepaso como también el tiempo de establecimiento. El nuevo controlador que se utilizará queda determinado en (27).

$$G_{C_reaj}(z) = 0,16642 \cdot \frac{(z - 0,9663)}{(z - 1)} \quad (27)$$

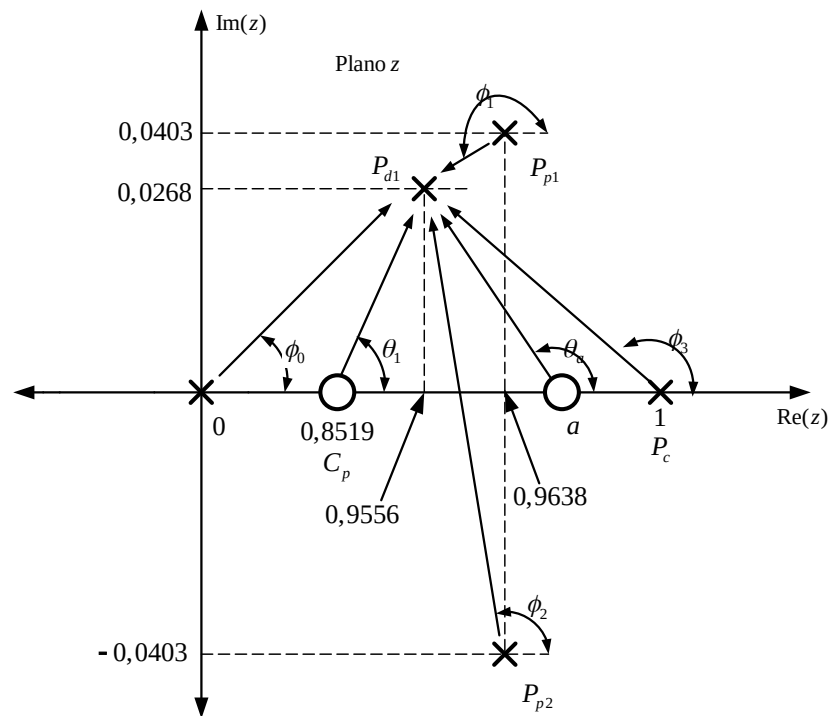


Fig. 7. Configuración de polos y ceros utilizado para el diseño del controlador.

Si se trabaja matemáticamente con la (27) se obtiene la siguiente expresión:

$$U(z) = U(z) \cdot z^{-1} + K_{PI} \cdot E(z) - K_{PI} \cdot a \cdot E(z) \cdot z^{-1} \quad (28)$$

Antitransformando la anterior se obtiene la ecuación recursiva (29), para la implementación digital de un compensador PI, que depende de la acción de control, el error actual y anterior. Sustituyendo los datos de (27) se obteniéndose la expresión (30), la cual es la que implementa en el código de programación.

$$u(k) = u(k - 1) + K_{PI} e(k - 1) - K_{PI} a e(k - 1) \quad (29)$$

$$u(k) = u(k-1) + 0,16642e(k-1) - 0,1608e(k-1) \quad (30)$$

5. Resultados de simulación.

Para validar el diseño realizado se hicieron simulaciones utilizando los programas Matlab y PSIM. En la Fig. 8 se presentan las respuestas al escalón del convertidor en lazo cerrado compensado y no compensado, mientras que en la Fig. 9 se presentan las evoluciones temporales de la acción de control y del error del sistema compensado.

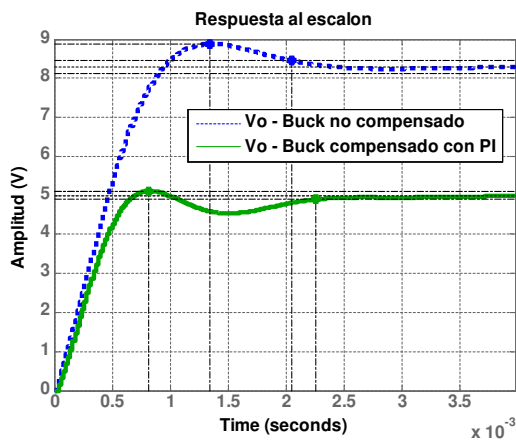


Fig. 8. Respuesta al escalón del sistema a lazo cerrado controlado.

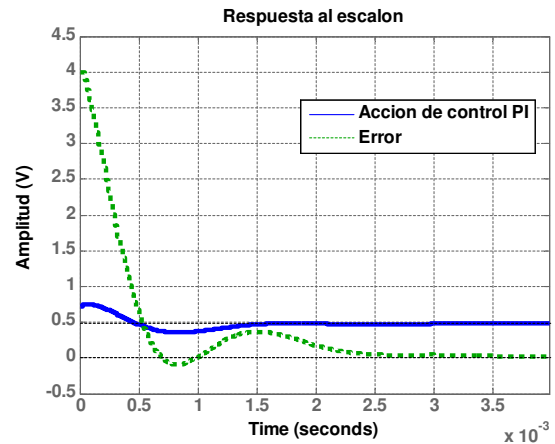


Fig. 9. Acción de control y error del sistema a lazo cerrado compensado

Como puede verse en la Fig. 8 la tensión de salida es regulada al valor de tensión deseada en un tiempo de establecimiento t_s de 2,3 ms y un sobrepaso del 0,46%, cumpliendo con las condiciones de diseño establecidas. En la Fig. 9, puede observarse que la señal del acción de control no supera la unidad, lo que garantiza que el sistema no se encuentre saturado, también puede verse como el error evoluciona a cero en el tiempo t_s . Mediante estas evoluciones puede concluirse el buen desempeño del sistema tanto en régimen transitorio como permanente, debido a que el valor de tensión se regula y mantiene el valor deseado.

6. Resultados de experimentales

Para verificar el diseño de la estrategia de control propuesta en este trabajo para regular el valor de la tensión de la salida del convertidor a 5V, se realizaron ensayos experimentales, cuyos resultados se presentan en esta sección. Estos ensayos fueron obtenidos con un prototipo del convertidor reductor (buck) de 25 W, cuyo circuito básico, imagen del prototipo y parámetros más importante se muestran en la Fig. 10, Fig. 11 y en la Tabla 1, respectivamente.

En la Fig. 13 se muestra la placa de interfaz del dsPIC30F4011, el cual es un Microcontrolador (μC) optimizado para trabajar con Procesamiento Digital de Señales (DSP). Entre otras características especiales este dispositivo posee una velocidad de procesamiento de hasta 30 MIPS y otros recursos tales como módulos de temporizadores 16/32 bits, módulo de captura de entrada,

modulo comparador/PWM, convertidor A/D de 10 y 12 bits, y módulos de comunicación UART, SPI, I²C, CAN. Posee arquitectura Harvard Modificada, la cual está optimizada para programación en “C”, con varios modos de direccionamiento.

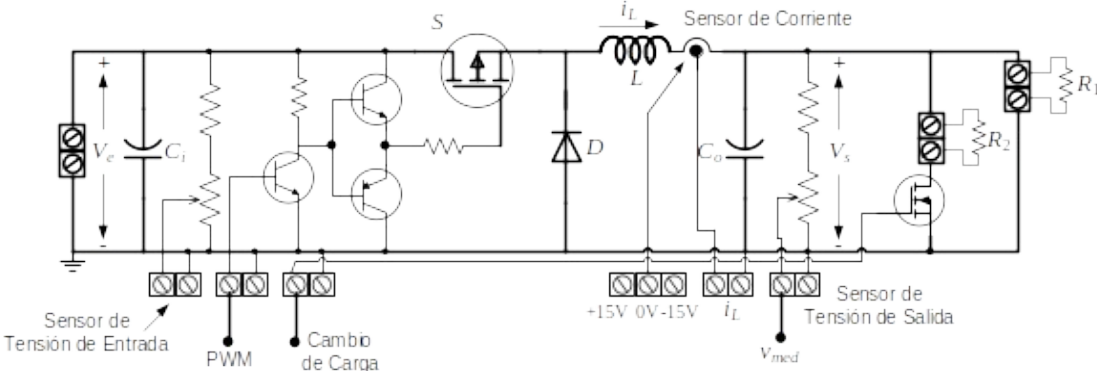


Fig. 10. Esquema simplificado del circuito del convertidor.

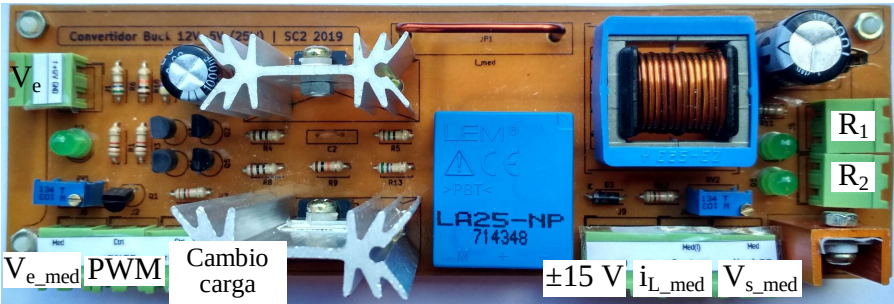


Fig. 11. Placa de circuito del convertidor.

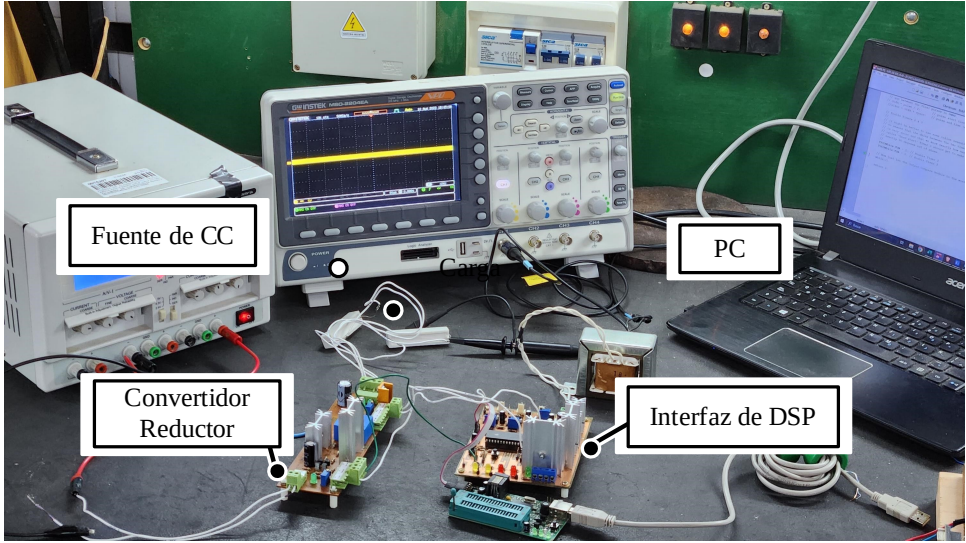


Fig. 12. Banco de ensayos experimentales.

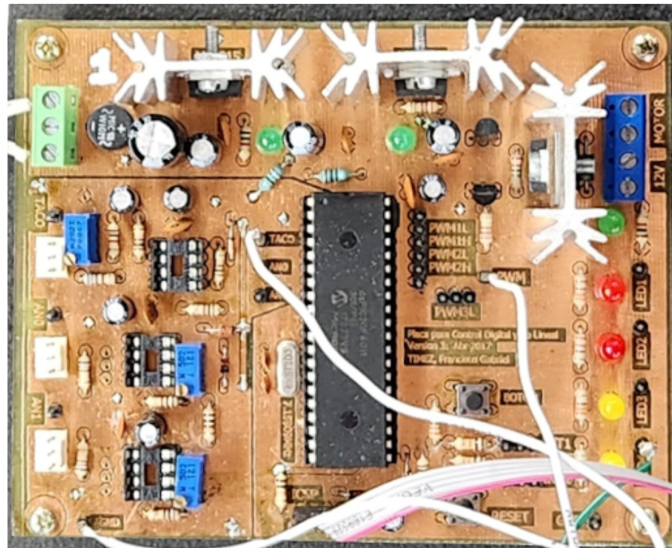


Fig. 13. Placa de circuito para el dsPIC30F4011

En la Fig. 14 se presentan las respuestas del sistema en lazo cerrado obtenidas mediante simulación en el programa PSIM y mediante ensayos experimentales, cuando la tensión de salida del convertidor sigue una referencia de tensión del tipo rampa deseada de 0V a 5V. Puede observarse que en ambas respuestas se tiene un seguimiento fiel de la tensión de salida con la referencia establecida, lo que hace concluir el correcto funcionamiento de la estrategia propuesta.

En la Fig. 15 se presenta el resultado de un ensayo similar al de la Fig. 14, en el cual una vez que la tensión de salida del convertidor se regula en el valor deseado (5V) con una carga igual a $1,1 \Omega$ se realiza una perturbación de carga en un 100% ($2,2 \Omega$) para verificar la respuesta de la estrategia de control. Como puede verse en la Fig. 16 al sistema le toma solamente 3 ms en regular nuevamente la tensión de salida al valor de referencia de 5V, luego de la producción del disturbio de carga.

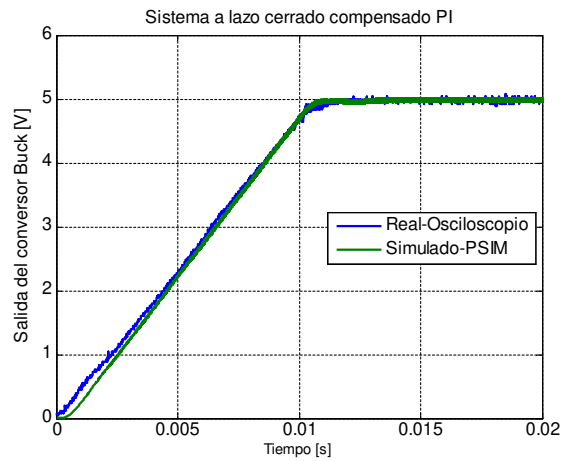


Fig. 14. Respuesta del sistema compensado en régimen transitorio.

En las Fig. 17 y Fig. 18 se aprecia la evolución de las señales de la tensión de salida y del PWM para la variación de carga mencionado anteriormente. Puede observarse el cambio, aumento, del ciclo útil (*Duty*) de 46% a 54% para regular la tensión de salida.

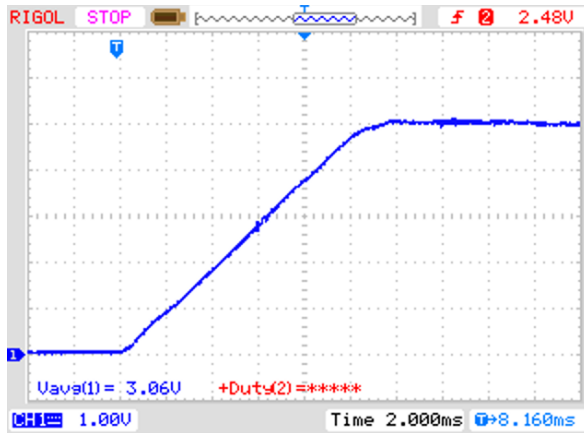


Fig. 15. Arranque. Vo con 50% (1,1 Ω) de carga.

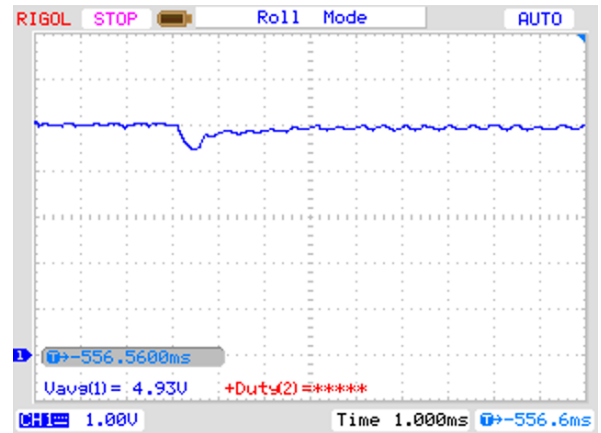


Fig. 16. Cambio de carga del 50% al 100%.

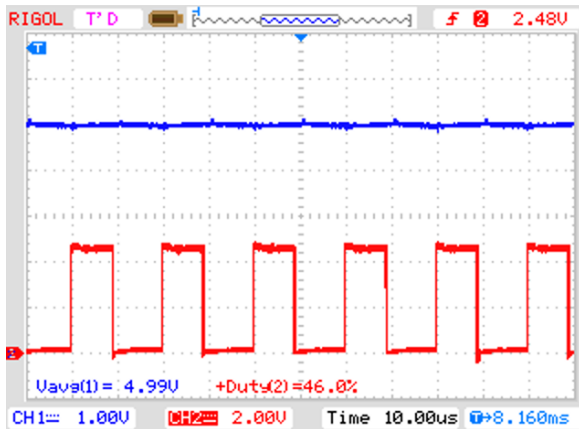


Fig. 17. V_o con 50% de carga.

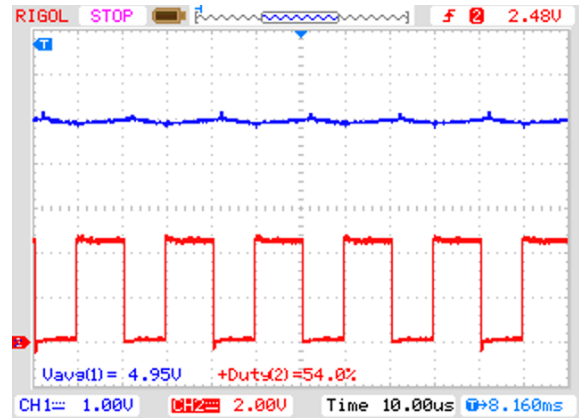


Fig. 18. cambio de carga del 50% al 100%.

Por otro lado, manteniendo la carga constante al 50% de la nominal ($1,1 \Omega$), se realizaron variaciones en la tensión de entrada ($\pm 2 \text{ V}$) distinguiendo en la Fig. 19 y Fig. 20 que, el ciclo útil aumenta para V_e menores a la nominal, y disminuye para V_e mayores; manteniendo en ambos casos la regulación de la tensión en el valor deseado (5V).

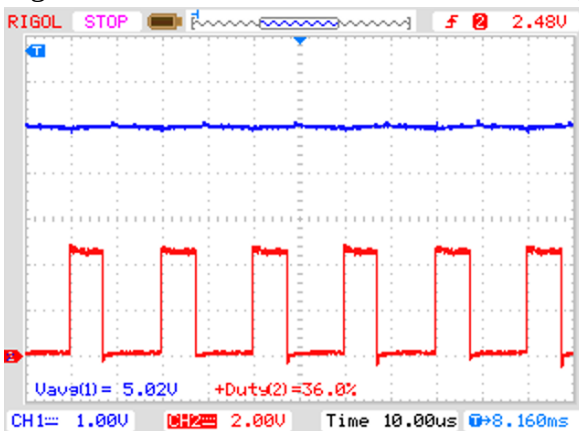


Fig. 19. V_e 14 V para 50% de carga

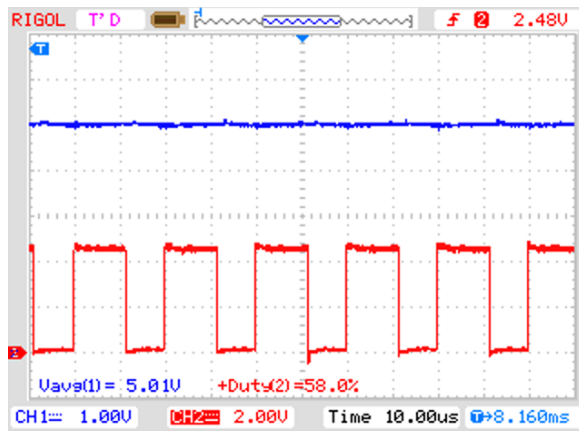


Fig. 20. V_e 10 V para 50% de carga

7. Conclusiones

En este trabajo se presentó una estrategia de control digital para la regulación de la tensión de salida de un convertidor reductor (*buck*). Se presentó el modelado del convertidor en tiempo continuo y el de tiempo discreto obtenido a partir de este último mediante el muestreo del mismo.

La estrategia propuesta utiliza un lazo de realimentación de la tensión de salida y se basa en el uso de un controlador del tipo proporcional integral (PI), cuyos parámetros fueron determinados en base del método del lugar de las raíces.

El diseño fue verificado tanto en simulaciones realizadas en PSIM como en ensayos experimentales realizados en un prototipo de laboratorio. Para la implementación de la estrategia de control se utilizó un procesador digital de señales, el dsPIC30F4011.

Los resultados obtenidos comprueban el correcto funcionamiento de la estrategia propuesta, tanto en régimen transitorio como permanente en el funcionamiento del convertidor, además, presentó un buen desempeño ante variaciones de carga y de tensión de la fuente de alimentación.

Referencias

- [1] R. U. Cortez, J. J. Vásquez Sanjuan, M. A. Alonso Pérez, “Plataforma didáctica de control automático basada en un reductor de tensión cd-cd (buck)”
- [2] J. E. Quintero Calvache, J. A. Restrepo Zambrano, J. M. Ramírez Scarpetta and M. L. Orozco Gutiérrez, "Test-Rig for Engineering Education Applied to the Control of Synchronous Generators," in IEEE Revista Iberoamericana de Tecnologías del Aprendizaje, vol. 16, no. 4, pp. 337-345, Nov. 2021, doi:10.1109/RITA.2021.3137375.
- [3] N. Mohan, T. M. Undeland and W. P. Robins, Power Electronics: Converters, Applications and Design, 3rd ed. U.S.A.: Jhon Wiley and Sons, pp. 142-146
- [4] Ktsuhiko Ogata, Sistemas de control en tiempo discreto, 2da ed, Mexico: Prentice Hall/Inc, pp. 204-2011.