

## Generación De Pulsos y Analizadores Lógicos

Pavlik Salles Juan Pablo <sup>a\*</sup>, Kotyk Joel S. <sup>b</sup>, Völk Sebastián <sup>c</sup>, Garcete Mikaela <sup>d</sup>

<sup>a</sup> Facultad de Ingeniería, Universidad Nacional de Misiones (UNaM), Oberá, Misiones, Argentina.

<sup>b</sup> Facultad de Ingeniería, Universidad Nacional de Misiones (UNaM), Oberá, Misiones, Argentina.

<sup>c</sup> Facultad de Ingeniería, Universidad Nacional de Misiones (UNaM), Oberá, Misiones, Argentina.

<sup>d</sup> Facultad de Ingeniería, Universidad Nacional de Misiones (UNaM), Oberá, Misiones, Argentina.

e-mails: [juampipavlik77@gmail.com](mailto:juampipavlik77@gmail.com), [joseko9612@gmail.com](mailto:joseko9612@gmail.com), [sebavolk34@gmail.com](mailto:sebavolk34@gmail.com), [garcetemikaela97@gmail.com](mailto:garcetemikaela97@gmail.com).

---

### Resumen

En el siguiente artículo se proporciona una guía teórica sobre pulsos eléctricos, indagando en los principales circuitos electrónicos generadores de pulsos, como así también los principales parámetros y características más estudiados en este tipo de señales. Además se habla de lo que es un analizador lógico y sus diferentes características.

### Palabras Clave

*Pulso, Señal, Generación, Flanco, Tiempo, Retardo, Nivel, Analizador Lógico, Osciloscopio.*

## 1. Introducción

Los pulsos eléctricos son un tipo de señal muy utilizada en la industria para sincronizar, activar o controlar múltiples dispositivos eléctricos. Los pulsos también son utilizados para la generación de relojes y pruebas de radar. Para todas estas aplicaciones se debe conocer los parámetros que definen a un pulso, ya que con esto podemos lograr la repetitividad a la hora de generar la señal.

Este archivo es una colección de términos (y sus correspondientes definiciones) utilizados en el entorno de medición, dicha información hará que el lector pueda comprender la naturaleza de un pulso.

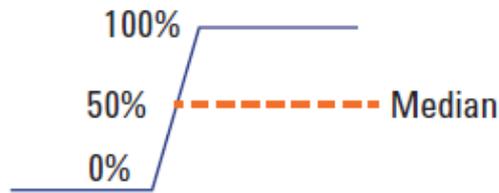
## 2. Texto del cuerpo

### 2.1 Parámetros principales del pulso:

A continuación, se listan y definen los parámetros principales de un pulso:

- Punto de referencia de tiempo:

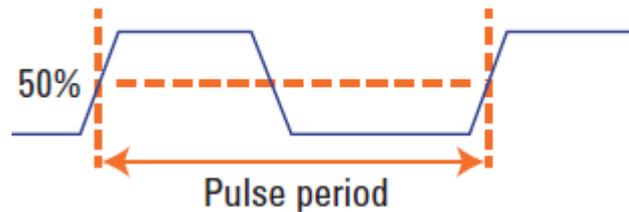
El punto de referencia de tiempo (figura 1) es el instante de tiempo donde el pulso logra el 50% de su amplitud final (Mediana).



**Figura 1. Punto de referencia de tiempo.**

- Periodo (Pulse period):

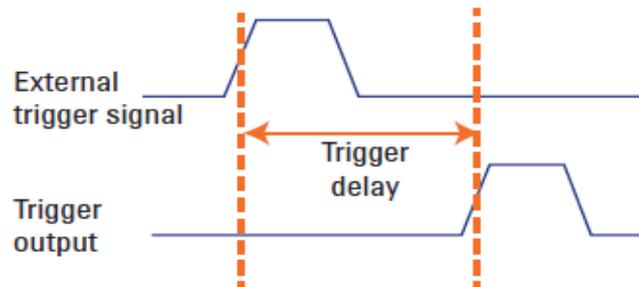
El periodo de un pulso (figura 2) se define como el intervalo de tiempo entre, el punto de referencia de un flanco ascendente y el próximo.



**Figura 2. Periodo.**

- Retardo de disparo (Trigger delay):

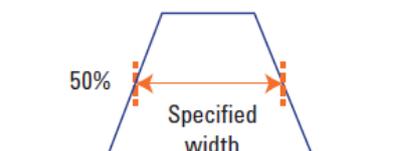
Es retardo de disparo (figura 3) es el intervalo entre el punto de activación de la señal de entrada de activación externa y la mediana del borde del pulso de salida de disparo.



**Figura 3. Retardo de disparo (Trigger delay).**

- Ancho de pulso (Pulse width):

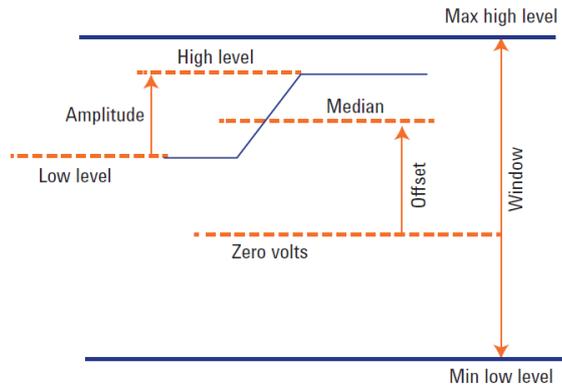
El ancho de pulso (figura 4) se define, como el intervalo de tiempo entre, el instante en el cual se logra el 50% de la amplitud correspondiente al flanco ascendente y el instante de en el cual se logra el el 50% de la amplitud del flanco descendente.



**Figura 4. Ancho de pulso (Pulse width).**

- Niveles de pulsos (Pulse Levels)

El nivel de un pulso (figura 5) se define como su amplitud. Normalmente se definen dos estados, estado alto (High level) y estado bajo (Low level). Otra especificación, es la “ventana”, la misma muestra los límites dentro de los cuales se puede posicionar el pulso.

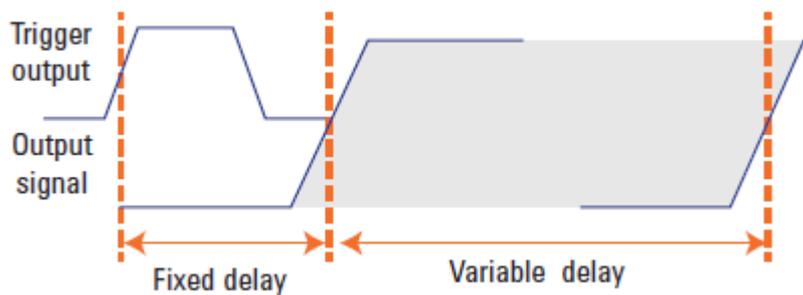


**Figura 5. Niveles de pulsos (Pulse Levels)**

- Retardo de pulso (Pulse Delay):

Se define como el intervalo entre las medianas del pulso de salida de disparo y el pulso de salida (figura 6).

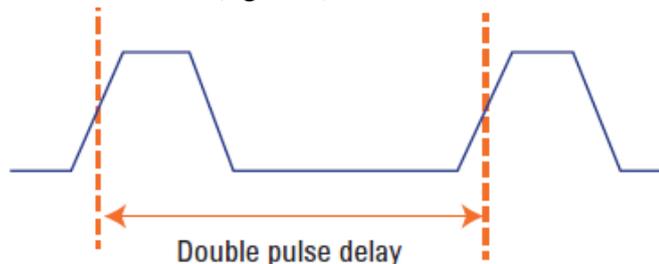
El retardo de pulso tiene dos componentes, un retraso fijo desde la salida del disparador hasta la señal de salida y un retardo variable con respecto a la salida de disparo.



**Figura 6. Retardo de pulso (Pulse Delay).**

- Retardo entre dos pulsos (Double Pulse Delay):

Corresponde al intervalo entre las medianas ascendentes de dos pulsos consecutivos (figura 7).



### Figura 7. Retardo entre dos pulsos (Double Pulse Delay).

- Retardo entre canales (Interchannel Delay):

El retardo entre canales (figura 8) se define como, el intervalo entre las medianas un pulso de diferentes canales.

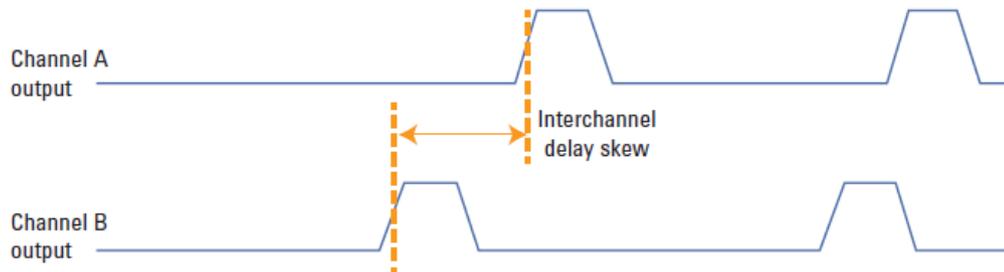


Figura 8. Retardo entre canales (Interchannel Delay).

- Tiempo de transición (Transition Time)

Se define como el intervalo de tiempo entre los instantes donde la amplitud del pulso es del 10 y 90 % (figura 9).

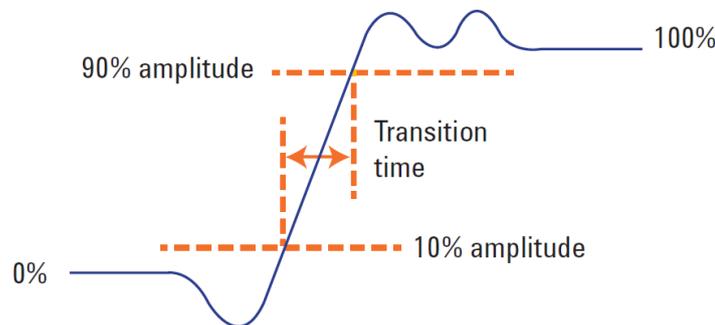


Figura 9. Tiempo de transición (Transition Time).

- Linealidad (Linearity):

Desviación máxima de un flanco desde una línea recta hasta el 10% y el 90% (figura 10).

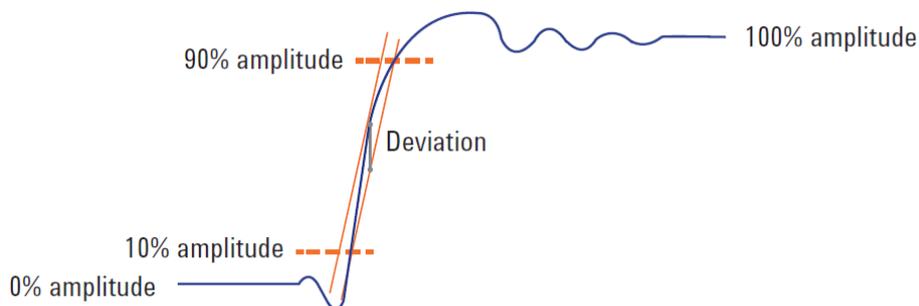


Figura 10. Linealidad (Linearity).

- Jitter:

El jitter se puede definir como la incertidumbre en el momento de conmutación de un estado al otro. Esto hace que los pulsos repetitivos no siempre se produzcan en el mismo momento en cada repetición. También se manifiesta por una variación del ancho entre un pulso y otro.

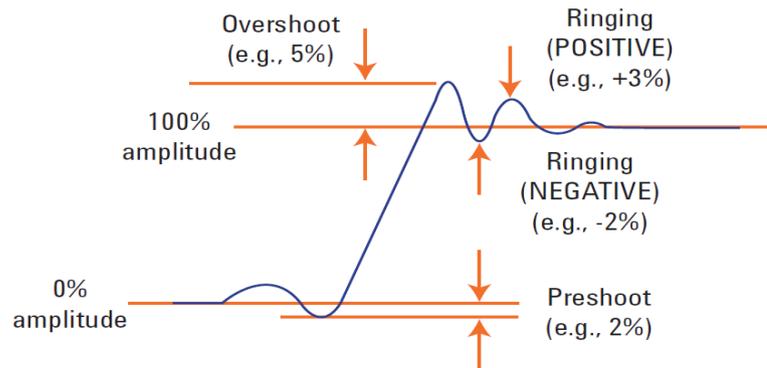
Ancho del Jitter: Incertidumbre en el momento de caída. Genera que el pulso no tenga un ancho constante.

Periodo del Jitter: Incertidumbre en el momento de subida. Genera que el tiempo entre el inicio de un pulso y el inicio del próximo no sea constante en el tren de pulsos.

- Preshoot, Overshoot, Ringing:

Preshoot y overshoot (figura 11) son distorsiones máximas que preceden/siguen a un flanco de un pulso.

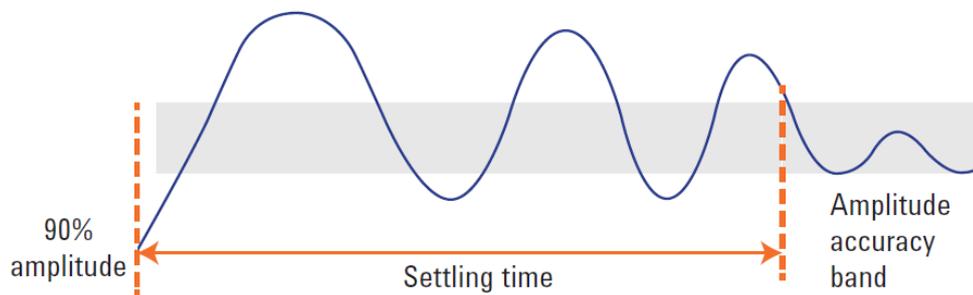
El Ringing, es la distorsión de pico positivo y pico negativo, excluyendo el sobreimpulso.



**Figura 11. Preshoot, Overshoot, Ringing**

- Tiempo de establecimiento (Setting time):

El tiempo que tardan los niveles de pulso en establecerse dentro de las especificaciones de nivel, medido desde el 90% de punto en el borde de ataque (figura 12).



**Figura 12. Tiempo de establecimiento (Setting time).**

## 2.2 Circuitos generadores de pulsos:

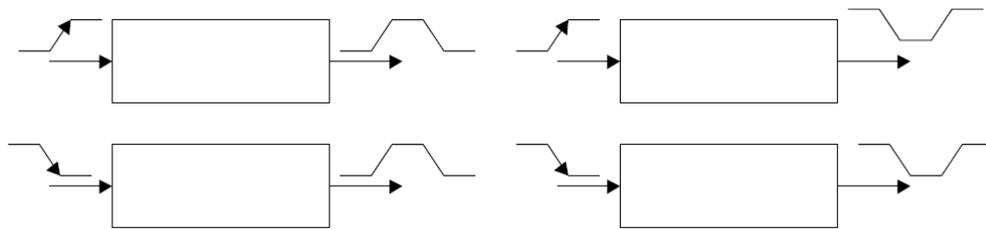
A continuación, se encuentran desarrollados una breve recopilación de diferentes circuitos generadores de pulsos lógicos.

Los circuitos generadores de pulsos se pueden dividir en dos tipos, circuitos monoestables y astables, según la forma que operen.

- Circuitos Monoestables:

Este circuito se denomina monoestable ya que logra cambiar su estado (nivel lógico “0” ó “1”) inicial a su estado complemento (nivel lógico “1” ó “0”) durante un cierto tiempo, que es fijado ya sea externamente por una red R-C ó mediante el empleo de algún circuito contador que luego de un número determinado de ciclos de reloj cambie nuevamente el estado lógico de su salida.

En general el mismo es disparado por alguno de los flancos ascendente ó descendente de una señal de control (figura 13).

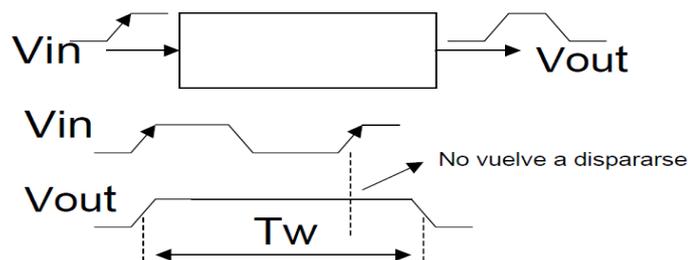


**Figura 13. Posibilidades de disparo circuito monoestable.**

Como se dijo anteriormente, los circuitos monoestables se basan en mantener un dado nivel lógico durante un cierto tiempo el cual es ajustado por la carga ó descarga de un capacitor a través de una dada resistencia, es decir, que se trata de un circuito de relajación donde mediante un comparador de niveles de tensión se detecta cuando una dada tensión (en general la del capacitor) alcanza un determinado nivel produciéndose allí un cambio de nivel lógico en el dispositivo.

Una clasificación que puede hacerse dentro de los monoestables es la de si son o no redisparables.

Monoestable no redisparable es aquél que si luego de recibir a su entrada una transición que genere un pulso (por ejemplo, un flanco ascendente), si durante la duración de este se produce un flanco del mismo tipo (para el ejemplo, también ascendente) la salida del monoestable lo ignorará y terminará dicho pulso en el tiempo definido por R, C y Vdd (figura 14).



### Figura 14. Monoestable no redisparable.

En cambio, un monoestable redisparable es aquél que, si recibe durante la generación de un pulso, un nuevo flanco que habilite el disparo de este, a partir de ese momento, el pulso se alargará un tiempo  $T_w$  más, igual al definido por los componentes externos R y C y la tensión Vdd (figura 15).

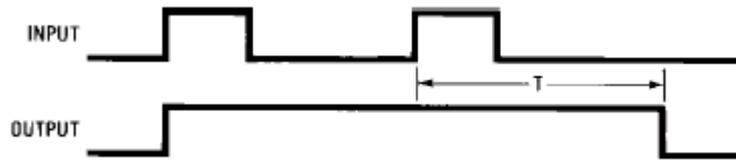


Figura 15. Monoestable redisparable.

### Ejemplos de circuitos generadores de pulsos monoestables:

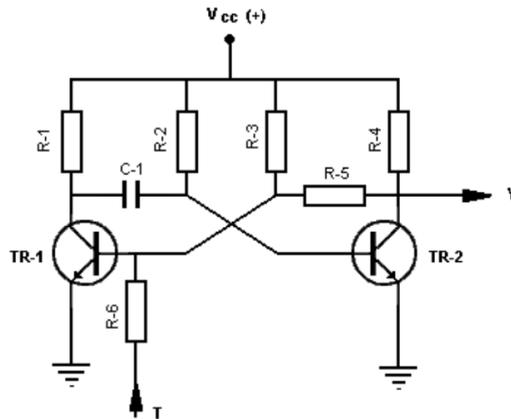
El circuito más sencillo es el de la figura 16, el cual se encuentra conformado por componentes discretos. El mismo funciona de la siguiente manera:

Al aplicar la tensión de alimentación ( $V_{cc}$ ), los dos transistores iniciarán la conducción, ya que sus bases reciben un potencial positivo a través de las resistencias R-2 y R-3, pero como los transistores no serán exactamente idénticos, por el propio proceso de fabricación y el grado de impurezas del material semiconductor, uno conducirá antes o más rápido que el otro.

Suponiendo que TR-2 es el que conduce primero. El voltaje en su colector estará próximo a 0 voltios (salida Y a nivel bajo), por lo que la tensión aplicada a la base de TR-1 a través del divisor formado por R-3, R-5, será insuficiente para que conduzca TR-1. En estas condiciones TR-1 permanecería bloqueado indefinidamente.

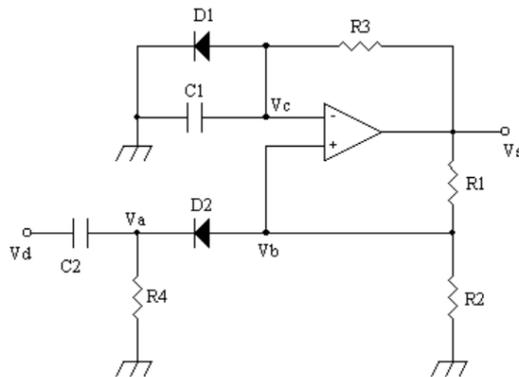
Pero si ahora aplicamos un impulso de disparo de nivel alto por la entrada T, el transistor TR-1 conducirá y su tensión de colector se hará próxima a 0 V, con lo que C-1, que estaba cargado a través de R-1 y la unión base-emisor de TR-2, se descargará a través de TR-1 y R-2 aplicando un potencial negativo a la base de TR-2 que lo llevará al corte (salida Y a nivel alto). En esta condición la tensión aplicada a la base de TR-1 es suficiente para mantenerlo en conducción, aunque haya desaparecido el impulso de disparo en T.

Seguidamente se inicia la carga de C-1 a través de R-2 y TR-1 hasta que la tensión en el punto de unión de C-1 y R-2 (base de TR-2) sea suficiente para que TR-2 vuelva a conducir y TR-1 quede bloqueado. La duración del periodo cuasi estable viene definida por los valores de C-1 y R-2.



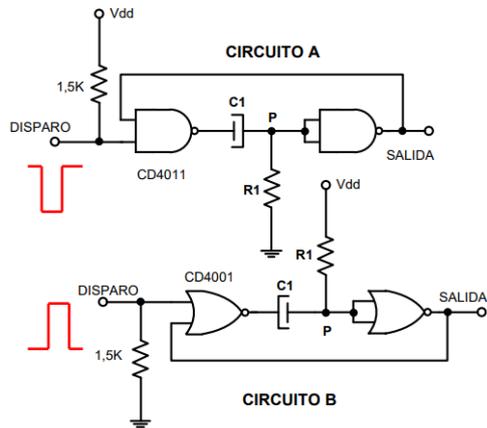
**Figura 16. Circuito monoestable con componentes discretos.**

Otro posible circuito es el de la figura 17, donde el A.O. está comparando continuamente las tensiones  $V_c$  y  $V_b$ . El estado inicial del circuito se considera saturado en  $+V_{sat}$ , lo cual implica que  $C1$  se cargará con una tensión positiva, la cual la fija el  $D1$ , polarizado directamente, con lo cual  $V_{C1}=0,7V$ . La tensión en la entrada inversora ( $0,7V$ ) es menor que la de la entrada no inversora siendo  $(R2 \parallel R4)$  la combinada en paralelo de  $R2$  y  $R4$ . En el momento de introducir un impulso negativo por  $V_d$  es integrado por la célula  $C2$ ,  $R4$ , apareciendo en  $V_b$  una señal menos positiva que antes del impulso, si la tensión en  $V_b$  es menor que la que hay en  $V_c$ , es decir  $0,7V$  el A.O. saturará a negativo lo cual implica que  $C1$  descargue los  $0,7V$  y comience a cargarse con una tensión negativa, cuando esta tensión disminuya, (sea más negativa) que la tensión en  $V_b$  (ya que  $D2$  estará polarizado inversamente) el A.O. volverá a saturar a positivo, descargando  $C1$  y cargándose a  $0,7V$ , a este tiempo de carga y descarga de  $C1$  se le denomina de transición y durante el mismo no puede haber otro impulso de disparo.



**Figura 17. Circuito Monoestable con operacional.**

También es posible realizar un circuito monoestable con compuertas NAND, para un disparo por flanco descendente, y con compuertas NOR, para un disparo por flanco ascendente (figura 18).

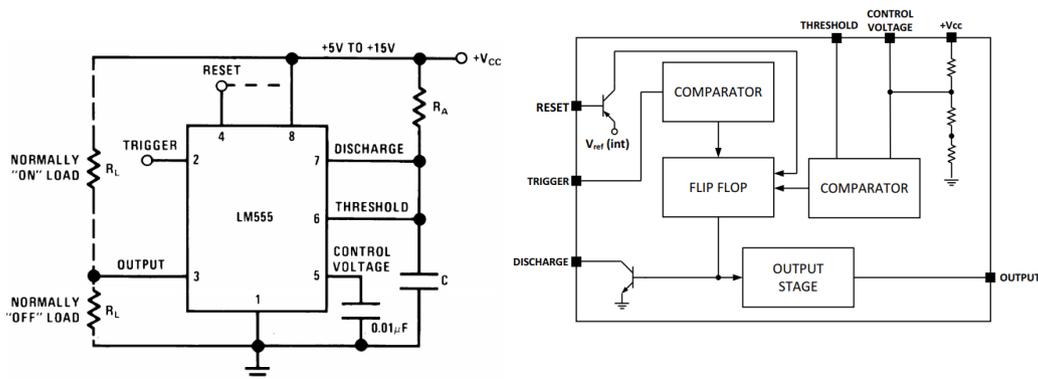


**Figura 18. Circuito Monoestable con compuertas NAND y NOR.**

Circuito integrado 555, en configuración monoestable:

El circuito funciona de la siguiente forma, cuando la tensión de entrada en el pin 2 (entrada “trigger”) está en nivel alto ó  $V_{cc}$ , esto hace que la entrada S del flip-flop sea “0”. Suponiendo además que la tensión en el capacitor es aproximadamente 0V, es decir, que el transistor está conduciendo, tendremos que la salida del comparador superior nos dará un nivel bajo en R. En tal condición, se mantiene el estado anterior que define la salida Output (pin 3) con un estado bajo. Cuando la tensión en la entrada de “trigger” cae por debajo de  $1/3$  de  $V_{cc}$ , la salida del comparador inferior pasa a  $V_{cc}$  con lo cual pone a S en “1”. Esto hace que la salida pase a un estado alto (pin 3), en este estado el transistor se corta y el capacitor se comienza a cargar con la constante R-C.

Cuando la tensión en el pin 6 llega a ser superior a  $2/3$  de  $V_{cc}$  se resetea el flip-flop, descargando rápidamente al capacitor y volviendo al nivel bajo a la salida. Una vez que el flip-flop ha sido disparado no hay posibilidad de que se re dispare hasta que no haya terminado el proceso de temporización.



**Figura 19. Circuito integrado 555, en configuración monoestable.**

- Circuitos Astables:

A diferencia del circuito monoestable, este no tiene ningún estado estable, lo que significa que posee dos estados inestables entre los que conmuta, permaneciendo en cada uno de ellos un tiempo determinado.

El circuito astable genera en su salida un tren de pulsos, de frecuencia fija dependiente de los elementos del circuito. La frecuencia de conmutación depende, en general, de la carga y descarga de condensadores.

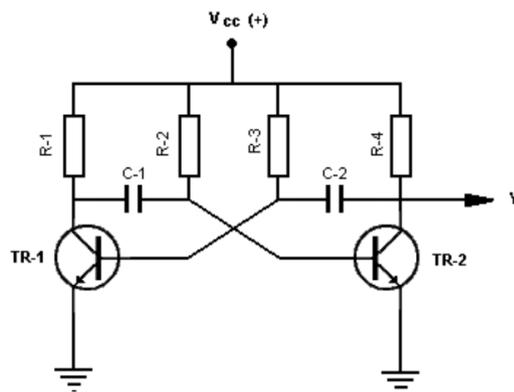
Ejemplos de circuitos generadores pulsos astables:

Al igual que el circuito monoestable, también existe un circuito formado por componentes discretos, que funciona de la siguiente manera:

Al aplicar la tensión de alimentación ( $V_{cc}$ ), los dos transistores iniciarán la conducción, ya que sus bases reciben un potencial positivo a través de las resistencias R-2 y R-3, pero como los transistores no serán exactamente idénticos, por el propio proceso de fabricación y el grado de impurezas del material semiconductor, uno conducirá antes o más rápido que el otro.

Suponiendo que TR-1 es el que conduce primero. En estas condiciones el voltaje en su colector estará próximo a 0 voltios, por lo que C-1 comenzará a cargarse a través de R-2, creando al principio una muy pequeña diferencia de potencial entre sus placas y, por tanto, trasladando el voltaje próximo a 0 hasta la base de TR-2, que se pondrá en corte. Cuando el voltaje en C-1 alcance los 0,6 V, TR-2 comenzará a conducir, pasando la salida a nivel bajo (tensión próxima a 0V). C-1, que se había cargado vía R-2 y unión base-emisor de TR-2, se descargará ahora provocando el bloqueo de TR-1. C-2 comienza a cargarse vía R-3 y al alcanzar la tensión de 0,6 V provocará nuevamente la conducción de TR-1, la descarga de C-1, el bloqueo de TR-2 y el pase a nivel alto (tensión próxima a  $V_{cc}$  (+) de la salida Y).

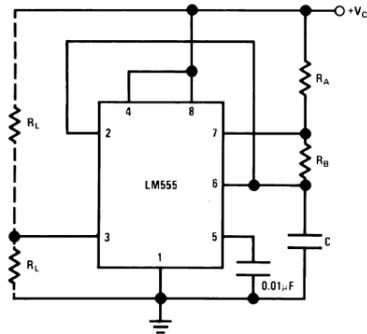
A partir de aquí la secuencia se repite indefinidamente, dependiendo los tiempos de conducción y bloqueo de cada transistor de las relaciones R-2/C-1 y R-3/C-2. Estos tiempos no son necesariamente iguales, por lo que pueden obtenerse distintos ciclos de trabajo actuando sobre los valores de dichos componentes.



**Figura 20. Circuito Astable con componentes discretos.**

Circuito integrado 555, en configuración astable:

El funcionamiento es el siguiente, la tensión entre los terminales del condensador será 0v (inferior a  $1/3$  de  $V_{cc}$ , por tanto, se activa la salida), puesto que acabamos de encender el circuito poco a poco y debido a que el condensador está conectado a  $V_{cc}$  a través de  $R_1$  y  $R_2$  el condensador se irá cargando y aumentado su tensión hasta que el valor de tensión en los terminales llegue a  $2/3$  de  $V_{cc}$ . Donde en este estado, se desactiva la salida y el pin Discharge se conecta a GND, cuando ocurre esto último el condensador se empezará a descargar a través de la resistencia  $R_2$ , poco a poco el voltaje en los terminales del condensador va disminuyendo hasta que llega a  $1/3$  de  $V_{cc}$  y en este momento, el ciclo vuelve a comenzar, porque el Trigger actúa de nuevo, Discharge se desconecta y empezamos el ciclo de carga del condensador de nuevo y así hasta que desconectemos la alimentación.



**Figura 21. Circuito Astable con componentes discretos.**

### 2.3 Analizadores Lógicos:

Los analizadores lógicos son equipos que poseen funciones específicas que los diferencian de otros instrumentos electrónicos. Se pretende realizar una breve comparación con osciloscopios, para luego describir el analizador lógico destinado al análisis de circuitos digitales en los cuales se requiere la observación en simultáneo de múltiples canales, haciendo referencia también a sus sistemas de adquisición, disparo y presentación de datos.

#### Tipos de analizadores Lógicos:

En una primera clasificación podemos identificar tres principales tipos de analizadores lógicos:

- **Sondas Lógicas:** Son equipos muy simples destinados a detectar estados lógicos en el nodo de un circuito, sin la posibilidad tener registro de la evolución temporal de los estados detectados.



**Figura 22. Sonda Lógica ELENCO**

Su componente básico es el comparador lógico compuesto por un par de comparadores. La salida de los comparadores se conecta a elementos de visualización (leds) o sonoros (buzzers) para realizar la indicación del estado lógico detectado.

- **Analizadores lógicos:** Se denomina así a los equipos destinados a medir estados lógicos de un circuito en régimen dinámico.



**Figura 23. Osciloscopio con Analizador Lógico**

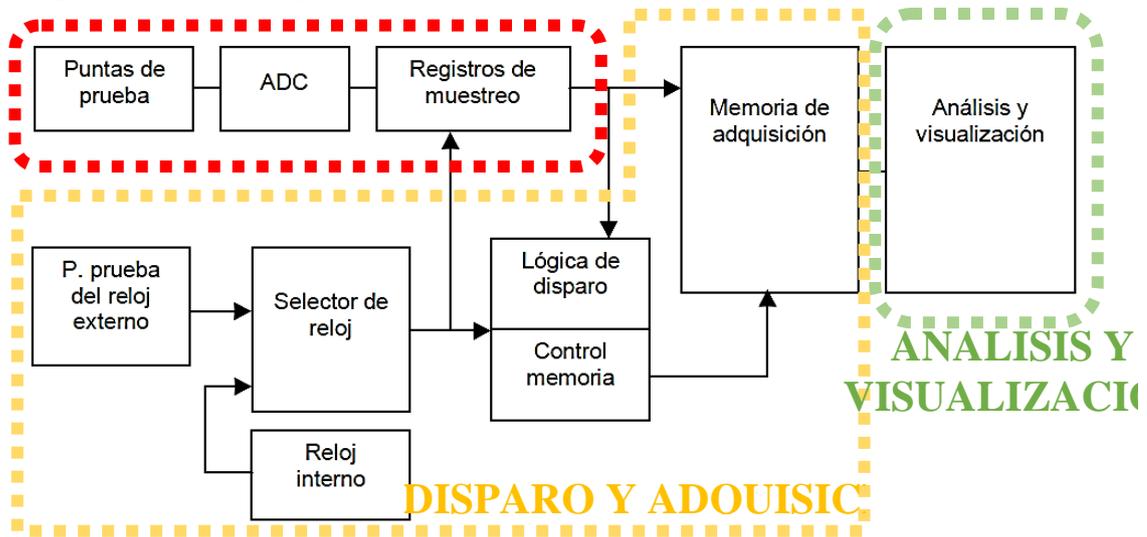
#### Analizadores lógicos y osciloscopios digitales:

Cuando se desea estudiar el funcionamiento de circuitos digitales existen dos opciones principales en cuanto a instrumentos para dicha tarea, el DSO (Digital Storage Oscilloscope) y el LA (Logic Analyzer).

El osciloscopio es un instrumento que nos permite determinar con gran exactitud medidas de ciertos parámetros de tensiones (amplitudes, pendientes de subida y bajada, oscilaciones, calidad de la forma de onda, transitorios, ruido), como así también un análisis temporal exhaustivo (retrasos o solapes, tiempos de propagación, periodos, frecuencia), pero a la hora de analizar una cantidad elevada de señales digitales, presenta limitaciones, por lo general permite un estudio en simultaneo de hasta 4 señales. Otra aplicación muy requerida en el estudio de circuitos digitales es un sistema complejo de disparo ligado a un determinado patrón establecido a partir de múltiples señales digitales, de la cual no se cuenta al utilizar el osciloscopio.

Arquitectura de un analizador lógico:

**CAPTURA Y MUESTRO**

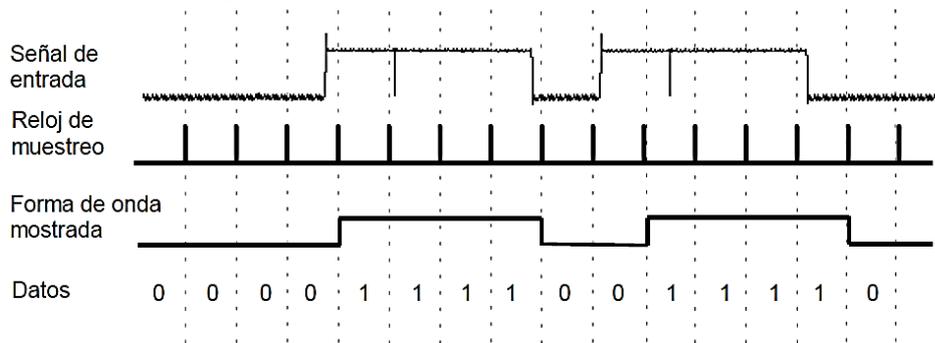


**Figura 24. Arquitectura de un analizador lógico**

**Captura y muestreo:** Las señales que se desean analizar se capturan mediante sondas o puntas de pruebas específicas, por lo general en los LA, estas puntas de prueba se encuentran agrupadas en canales llamados “pods” que permiten la conexión, de 8, 16 o más señales a cada uno, para señales externas especiales, como por ejemplo una señal de reloj, existe un pod específico, una vez obtenidas las señales se las procesa ADC (analog-to-digital-converter) y el registro de muestreo.

Existen dos tipos de muestreos principales:

**Muestreo asíncrono (Timing analyzer mode):** El analizador muestra gráficos de múltiples entradas, con un eje horizontal común que representa el tiempo (cronograma). El muestreo se realiza a partir de la señal interna de reloj, este modo de funcionamiento es útil para analizar la evolución temporal de las señales de un sistema digital:



**Figura 25. Modo de muestreo asíncrono**

*Muestreo síncrono (state analyzer mode):* Se toma una de las señales de entrada como señal de reloj de muestreo, los datos que llegan a la memoria de adquisición están determinados por las transiciones del reloj externo. Este modo es utilizado para mostrar la evolución de distintos estados del circuito digital, es muy común que sea usado para analizar el funcionamiento de microprocesadores.

*Disparo y adquisición:* Para poder realizar el análisis del resto de las señales el LA, necesita una o más señales de reloj, dicha señal puede obtenerse de alguna fuente externa o de la salida de un generador interno. La función de esta señal es sincronizar el sistema de disparo y gestionar la memoria de adquisición, en dicha memoria se almacena la información relativa al evento de disparo (pretrigger o posttrigger).

Tipos de disparo:

- Disparo por pendiente (edge triggering): Se realiza mediante la detección de la transición positiva o negativa de una determinada señal de entrada
- Disparo por tiempo de transición (slew-rate triggering): Se realiza ante la detección de un flanco con tiempo de transición mayor que un tiempo predefinido por el usuario.
- Disparo por transitorio (glitch triggering): Se realiza al detectar transitorios estrechos que suelen ser efecto o causa de un mal funcionamiento del sistema, se detecta todo pulso de duración inferior a un valor determinado por el usuario.
- Disparo por anchura de pulso (pulse width triggering): Se define un ancho de pulso determinado por dos tiempos, cualquier pulso ubicado entre ellos será causa de disparo.
- Disparo por defecto de amplitud ( runt pulse triggering): Se define un umbral de amplitud mínima, todo valor de entrada menor a dicho umbral originará el disparo.
- Disparo lógico (logic triggering): El disparo se efectúa mediante cierta combinación lógica de dos o más entradas.

*Adquisición de datos:* con el objeto de realizar el análisis de las señales seleccionadas en el intervalo de interés antes (pretrigger) y/o después (posttrigger) del disparo. La duración del intervalo está limitado, entre otros factores, por el tamaño (profundidad) de la memoria de adquisición que suele ser del tipo cola anillada, es decir que cuando la memoria está llena los datos nuevos desplazan a los anteriores, eliminándolos. Para obtener una buena resolución horizontal se debe optar por una frecuencia de reloj relativamente alta.

*Análisis y visualización:* A partir de la información memorizada se realiza un análisis y presentación con el formato establecido por el usuario. Este proceso se realiza cuando se efectúa un disparo del sistema, se selecciona la información de interés, optando por un intervalo anterior

*PAVLIK, Juan Pablo.: Jornadas de Investigación Desarrollo Tecnológico Extensión y Vinculación - Vol1-Año 2019-ISSN 2591-4219*

Sondas y puntas de prueba: En cada uno de los “pods” del analizador se conecta un cable plano o cilíndrico multiconductor en cuyo extremo se sitúan las sondas o puntas de prueba a conectar a los nodos de interés del circuito digital.

### **3. Conclusiones**

Se llevó a cabo un estudio de las características de los pulsos y de la generación de los mismos, además se investigó sobre los analizadores lógicos y como estos ayudan al análisis de pulsos.

### **4. Referencias**

- [1] Ronald J. Tocci, Neal S. Widmer, Gregory L. Moss. “Sistemas Digitales” pag. 256-264.
- [2] Sergio Noriega. “Apuntes de clases, Circuitos Monoestables”.
- [3] P.F. Perez. “Características de un pulso”.
- [4] Keysight. “Pulse Parameter Definitions”.